



日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

2558

#3
4-12-85
Cm

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1993年12月 3日

出願番号

Application Number:

平成 5年特許願第339588号

出願人

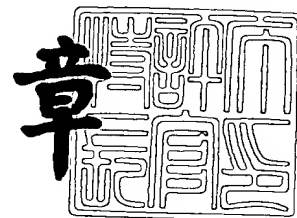
Applicant (s):

株式会社半導体エネルギー研究所

1994年11月11日

特許庁長官
Commissioner,
Patent Office

高島



出証番号 出証特平06-3058800

【書類名】 特許願

【整理番号】 P002558-05

【提出日】 平成 5年12月 3日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明の名称】 非発光型ディスプレイを有する電子装置

【請求項の数】 5

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 竹村 保彦

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【納付方法】 予納

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【書類名】 明細書

【発明の名称】 非発光型ディスプレイを有する電子装置

【特許請求の範囲】

【請求項1】 2枚の基板からなる電子装置で、該基板は互いに対向して配置され、両基板には電極が設けられ、第1の基板にはアクティブマトリクス回路と、該アクティブマトリクス回路と同一基板上に、少なくとも相補型のXデコーダー／ドライバー、Yデコーダー／ドライバーとが、薄膜トランジスタを用いて形成されており、かつ、第1の基板上には半導体集積回路チップが固定されていることを特徴とする電子装置。

【請求項2】 請求項1において、前記半導体集積回路チップは、ワイヤボンディング法によって、第1の基板上の回路と接続されていることを特徴とする半導体集積回路。

【請求項3】 請求項1において、前記半導体集積回路チップは、COG法によって、第1の基板上の回路と接続されていることを特徴とする半導体集積回路。

【請求項4】 請求項1において、前記半導体集積回路チップは、メモリーチップであることを特徴とする半導体集積回路。

【請求項5】 請求項1において、前記半導体集積回路チップは、演算回路チップであることを特徴とする半導体集積回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、基板上に薄膜トランジスタ（以下TFTという）を用いてアクティブマトリクス回路を形成した、液晶ディスプレイ等の非発光型ディスプレイを有する電子装置に関する。特に本発明におけるアクティブマトリクス回路は、同じく同一基板上に形成されたTFTを用いた駆動回路によって制御されることを特徴とする電子装置に関する。

【0002】

【従来の技術】

近年、液晶ディスプレイが薄型・軽量であることを利用して、携帯型の各種電子装置（例えば、パーソナルコンピュータ、ワードプロセッサ、電子手帳）の表示装置として用いられるようになった。液晶ディスプレイの中でも、TFTを用いて、画素を1つ1つ制御する、いわゆるアクティブマトリクス型の液晶ディスプレイは表示特性に優れ、より多くの電子装置に用いられつつある。

【0003】

【発明が解決しようとする課題】

アクティブマトリクス型の液晶ディスプレイにはいくつか種類がある。第1のものは、TFTでアクティブマトリクス回路のみを形成し、それを駆動するための回路を外付けの単結晶半導体集積回路チップによって構成する形式のものである。この場合には、ガラス基板の周囲に半導体チップや半導体パッケージをTAB法等の手段で接続する必要があり、装置は比較的大きくなった。また、アクティブマトリクス回路から延びている配線は、開口率を向上させるために細くなり、また、その配線の総数は1000本を越えるため、それらの接続において、技術的な問題があった。また、この接続部分にかなりの面積が必要とされ、ガラス基板上の配線と外付けのチップの配線やTAB法の場合のテープとの熱膨張率のずれにより、合わせ精度がせいぜい60 μ mであり、画素ピッチがそれ以下の高精細ディスプレイには適用できなかった。そして、このことが装置の小型化の障害となった。この種のものでは、TFTとして、それほど高い特性が得られない代わりに、低温でも作製できるアモルファスシリコンを用いたTFTが使用されている。

【0004】

第2のものは、アクティブマトリクス回路ばかりでなく、その駆動のためのXデコーダー／ドライバー、Yデコーダー／ドライバー等の回路までも同一基板上に形成されたTFTを用いた薄膜集積回路によって構成するものである。この種のものでは、上述のような外付けの半導体チップを用いないので、装置は比較的小さくなった。また、多数の配線を接続する必要もないので、その面でも装置の小型化に有利であった。この種のは、駆動回路（ドライバー回路）に、より特性の優れた結晶性シリコンのTFTが用いられる必要があった。

【0005】

このように装置の小型化を推進するには第2の方法が有利であった。しかしながら、さらなる小型化、軽量化、薄型化を推進するには、まだ、不十分であった。

すなわち、パーソナルコンピュータを例にとれば、ディスプレイ以外にも、中央演算処理回路（CPU）、メインメモリー、画像信号処理装置、画像メモリー等のさまざまな半導体チップが、液晶ディスプレイ以外の主基板（メインボード）上に形成され、液晶ディスプレイとメインボードという少なくとも2枚の基板が必要である。より装置を小型、薄型、軽量のものとするには、この2枚必要な基板を1枚に削減することが必要である。

本発明はこのような困難な課題に対して解答を与えんとするものである。

【0006】

【問題を解決する方法】

本発明は、一对の基板間に液晶を挟持した構成を有する液晶ディスプレイの少なくとも一方の基板上に、上述のようなメインボードに取り付けられている半導体チップを固定することによって、小型化、軽量化、薄型化をおこなう。特に、アクティブマトリクス回路を有する基板にこれらのチップを取り付ける。また、アクティブマトリクス回路を駆動する回路もTFTによって形成される。

本発明の概念図を図1に示す。基板15は液晶ディスプレイの基板でもあり、その上にはTFT（11）、画素電極12、補助容量13を具備する画素が多数形成されたアクティブマトリクス回路14と、それを駆動するためのXデコーダー／ドライバー、Yデコーダー／ドライバー、XY分岐回路がTFTによって形成されている。

【0007】

しかしながら、本発明では基板15上に、さらに他のチップを取り付ける。そして、これらのチップはワイヤボンディング法、COG（チップ・オン・ガラス）法等の手段によって、基板15上の回路に接続される。図1において、補正メモリー、メモリー、CPU、入力ポートは、このようにして取り付けられたチップであり、この他にも様々なチップを取り付けてもよい。

【0008】

図1において、入力ポートとは、外部から入力された信号を読み取り、画像用信号に変換する回路である。補正メモリーは、アクティブマトリクスパネルの特性に合わせて入力信号等を補正するためのパネルに固有のメモリーのことである。特に、この補正メモリーは、各画素固有の情報を不揮発性メモリーとして有し、個別に補正するためのものである。すなわち、電気光学装置の画素に点欠陥のある場合には、その点の周囲の画素にそれに合わせて補正した信号を送り、点欠陥をカバーし、欠陥を目立たなくする。または、画素が周囲の画素に比べて暗い場合には、その画素により大きな信号を送って、周囲の画素と同じ明るさとなるようにするものである。画素の欠陥情報はパネルごとに異なるので、補正メモリーに蓄積されている情報はパネルごとに異なる。

CPUとメモリーは通常のコンピュータのものとその機能は同様で、特にメモリーは各画素に対応した画像メモリーをRAMとして持っている。

【0009】

【実施例】

〔実施例1〕 本発明の構成の例を図2に示す。基板20に対向して基板19が設けられ、その間には液晶が挟持されている。また、基板20には、アクティブマトリクス回路21と、それを駆動するための周辺駆動回路22、23、24がTFTを用いて構成されている。そして、これらの回路の形成された面に、メインメモリーチップ26、MPU（マイクロ演算回路）27、補正メモリー28を接着し、各チップを基板20上の回路と接続した。例えば、COG（チップ・オン・ガラス）法によってチップを接続する場合には、基板20上には、図2の29に示すような配線が、固定部分25に形成された。

【0010】

具体的な接点の形状としては、図3あるいは図4に示されるものを用いた。図3の方法では、基板30上の配線31とチップ32の電極部33に設けられた導電性の突起物（バンプ）34とを接触させ、基板30とチップ32間を有機樹脂35で固定した。バンプとしては、無電界メッキによって形成した金を用いればよい。

【0011】

図4の方法では、基板40とチップ42の間に導電性の粒子（例えば、金の粒子）44を分散させた有機樹脂によって基板とチップを接着し、基板40上の配線41とチップ42の電極部43の間に存在した導電性粒子44との接触によって、回路の接続をおこなった。接着に使用した有機樹脂としては、光硬化性もしくは熱硬化性のもの、あるいは自然硬化性のものを用いた。なお、液晶ディスプレイへの液晶の注入は、チップを接着してからでもよい。

このような工程を経て、液晶ディスプレイ基板にCPU、メモリーまでもが形成され、1枚の基板で簡単なパーソナルコンピュータのような電子装置を構成することができた。

【0012】

【実施例2】 実施例1と同じく図2に示された装置を作製した。基板20には、アクティブマトリクス回路21と、それを駆動するための周辺駆動回路22、23、24がTFTを用いて構成されている。そして、これらの回路の形成された面に、メインメモリーチップ26、MPU（マイクロ演算回路）27、補正メモリー28を接着し、公知のワイヤボンディング法によって各チップを基板20上の回路と接続した。

【0013】

【発明の効果】

本発明によって、液晶ディスプレイを有する電子装置の小型化、軽量化、薄型化を成就することができた。

【図面の簡単な説明】

【図1】 本発明の構成を示す。

【図2】 実施例の構成を示す。

【図3】 実施例におけるCOG法の構成例を示す。

【図4】 実施例におけるCOG法の構成例を示す。

【符号の説明】

11・・・・・・TFT

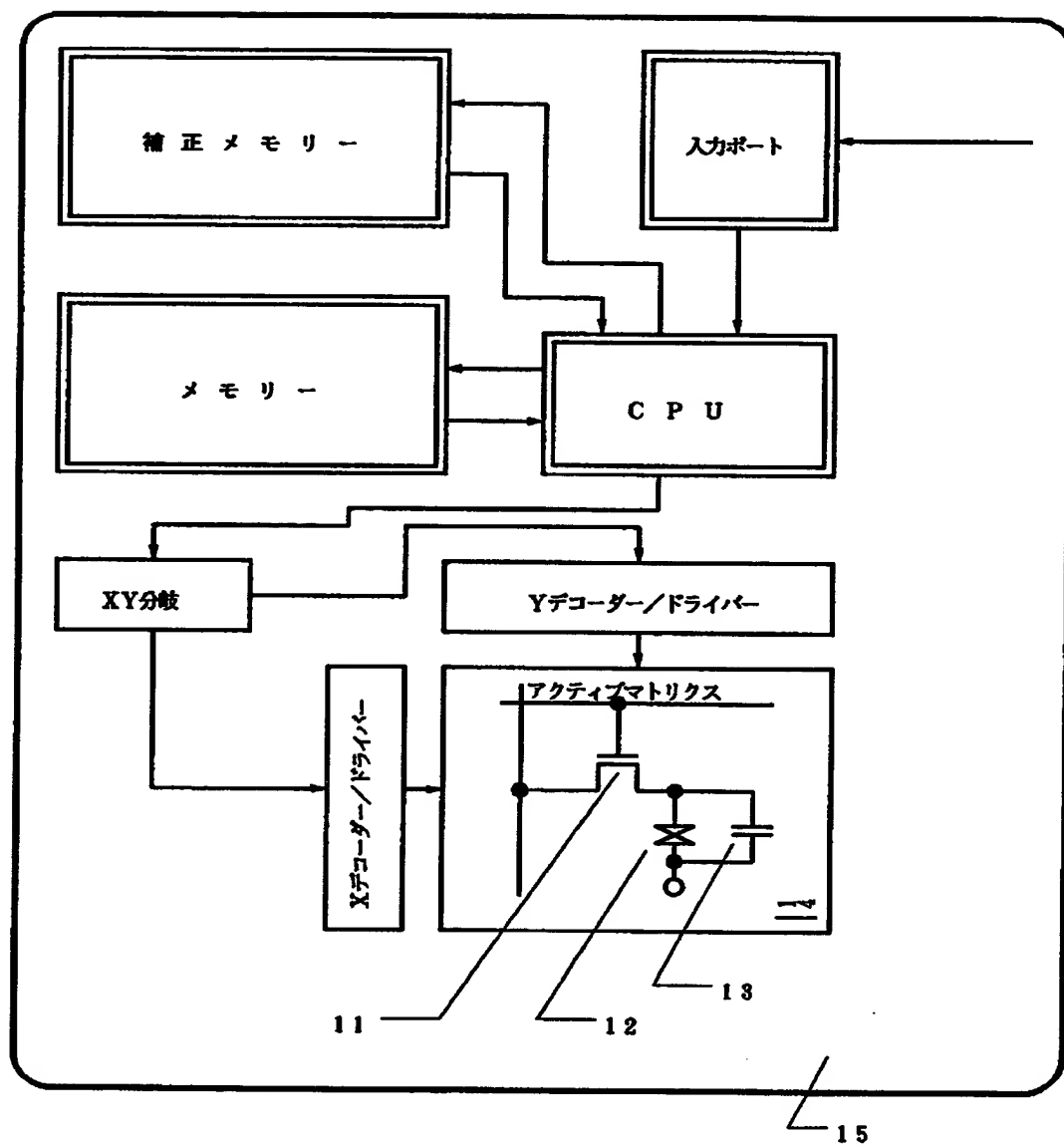
12・・・・・・画素電極

- 13・・・・・・補助容量
- 14・・・・・・アクティブマトリクス回路
- 15・・・・・・ガラス基板
- 19・・・・・・対向基板
- 20・・・・・・主基板
- 21・・・・・・アクティブマトリクス回路領域
- 22～24・・・・周辺駆動回路領域
- 25・・・・・・チップ接着領域
- 26・・・・・・メインメモリー
- 27・・・・・・MPU
- 28・・・・・・補助メモリー
- 29・・・・・・配線接続パッド

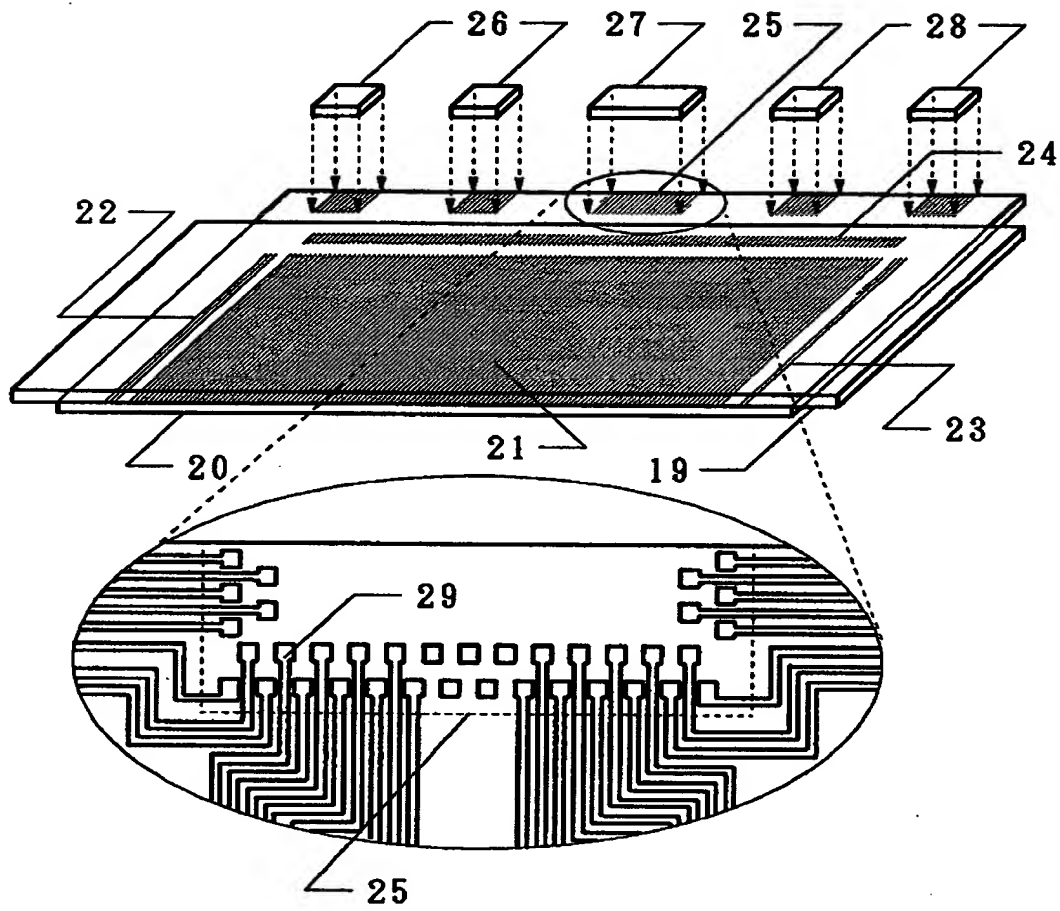
【書類名】

図面

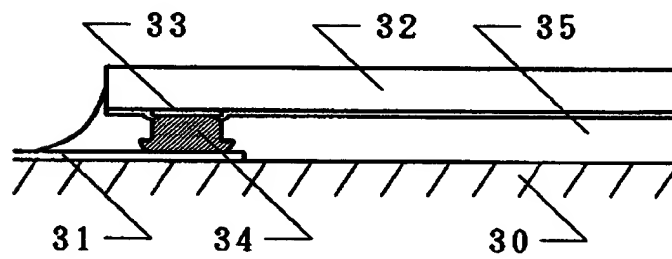
【図1】



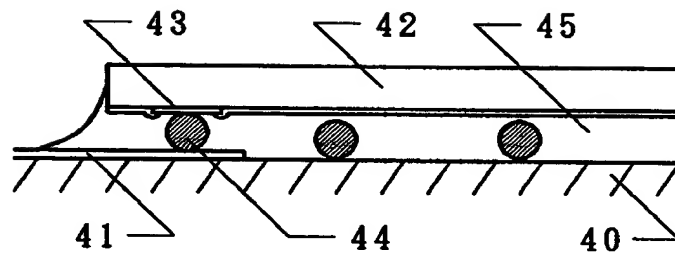
【図2】



【図3】



【図4】



【書類名】 要約書

【要約】

【目的】 アクティブマトリクス回路を有する液晶ディスプレイ（LCD）装置を表示装置として有する電子装置の小型化、薄型化、軽量化を図る。

【構成】 1枚の基板上に薄膜トランジスタ（TFT）を用いて、アクティブマトリクス回路およびそのドライバー回路等を形成する。そして、電子装置を駆動するのに必要な他の回路（CPU、メモリー等）は、単結晶半導体集積回路チップによって形成し、該チップを基板に固定した後、COG法、ワイヤボンディング法等によって、基板上の配線と接続する。この結果、1枚の基板上に、LCDを有する電子装置を完成することができる。

【選択図】 図1

【書類名】

職権訂正データ

【訂正書類】

特許願

<認定情報・付加情報>

【特許出願人】

申請人

【識別番号】

000153878

【住所又は居所】

神奈川県厚木市長谷398番地

【氏名又は名称】

株式会社半導体エネルギー研究所

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所